

## 第6章 单片机系统扩展

### 6.1 程序存储器扩展

#### 6.1.1 单片机程序存储器概述

单片机应用系统由硬件和软件组成，软件的载体就是硬件中的程序存储器。对于 MCS-51 系列 8 位单片机，片内程序存储器的类型及容量如表所示。

**MCS-51 系列单片机片内程序存储器一览表**

单片机型号	片内程序存储器	
	类型	容量/B
8031	无	—
8051	ROM	4K
8751	EPROM	4K
8951	Flash	4K

对于没有内部 ROM 的单片机或者当程序较长、片内 ROM 容量不够时，用户必须在单片机外部扩展程序存储器。MCS-51 单片机片外有 16 条地址线，即 P0 口和 P2 口，因此最大寻址范围为 64 KB（0000H~FFFFH）。

这里要注意的是，MCS-51 单片机有一个管脚——EA 跟程序存储器的扩展有关。如果 EA 接高电平，那么片内存储器地址范围是 0000H~0FFFH（4 KB），片外程序存储器地址范围是 1000H~FFFFH（60 KB）。如果 EA 接低电平，不使用片内程序存储器，片外程序存储器地址范围为 0000H~FFFFH（64 KB）。

8031 单片机没有片内程序存储器，因此 EA 管脚总是接低电平。

扩展程序存储器常用的芯片是 EPROM（Erasable Programmable Read Only Memory）型（紫外线可擦除型），如 2716（2K×8）、2732（4K×8）、2764（8K×8）、27128（16K×8）、27256（32K×8）、27512（64K×8）等。另外，还有+5 V 电可擦除 EEPROM，如 2816（2K×8）、2864（8K×8）等等。如果程序总量不超过 4 KB，一般选用具有内部 ROM 的单片机。8051 内部 ROM 只能由厂家将程序一次性固化，不适合小批量用户和程序调试时使用，因此选用 8751、8951 的用户较多。

如果程序超过 4 KB，用户一般不会选用 8751、8951，而是直接选用 8031，利用外部扩展存储器来存放程序。

#### 6.1.2 程序存储器扩展实例

紫外线擦除电可编程只读存储器 EPROM 是国内用得较多的程序存储器。EPROM 芯片上有一个玻璃窗口，在紫外线照射下，存储器中的各位信息均变 1，即处于擦除状态。擦除干净的 EPROM 可以通过编程器将应用程序固化到芯片中。

例 在 8031 单片机上扩展 4 KB EPROM 程序存储器。

##### (1) 选择芯片。

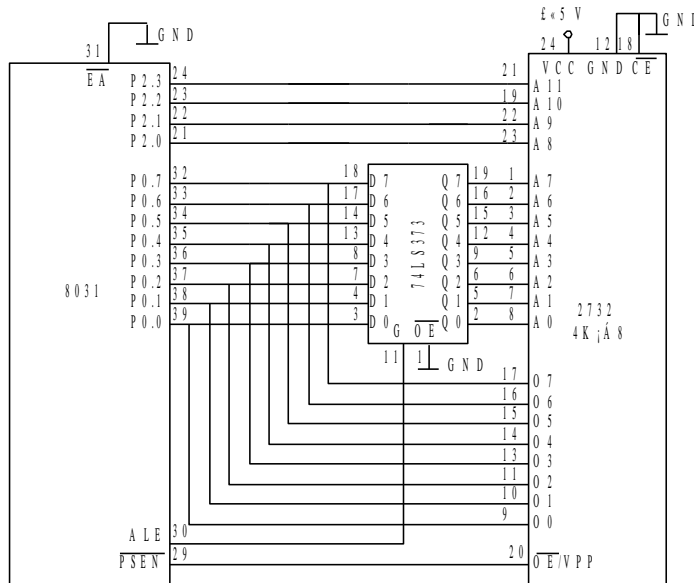
本例要求选用 8031 单片机，内部无 ROM 区，无论程序长短都必须扩展程序存储器（目前较少这样使用，但扩展方法比较典型、实用）。

在选择程序存储器芯片时，首先必须满足程序容量，其次在价格合理情况下尽量选用容量大的芯片。这样做的话，使用的芯片少，从而接线简单，芯片存储容量大，程序调整余量也大。如估计程序总长 3 KB 左右，最好是扩展一片 4 KB 的 EPROM 2732，而不是选用 2 片 2716（2 KB）。

在单片机应用系统硬件设计中应注意，尽量减少芯片使用个数，使得电路结构简单，提高可靠性，这也是 8951 比 8031 使用更加广泛的原因之一。

## (2) 硬件电路图。

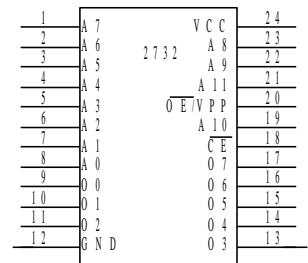
8031 单片机扩展一片 2732 程序存储器电路如图所示。



## (3) 芯片说明。

① 74LS373。74LS373 是带三态缓冲输出的 8D 锁存器，由于片机的三总线结构中，数据线与地址线的低 8 位共用 P0 口，因此必须用地址锁存器将地址信号和数据信号区分开。74LS373 的锁存控制端 G 直接与单片机的锁存控制信号 ALE 相连，在 ALE 的下降沿锁存低 8 位地址。

② EPROM 2732。EPROM 2732 的容量为 4 K×8 位。4 K 表示有  $4 \times 1024$  ( $2^2 \times 2^{10} = 2^{12}$ ) 个存储单元，8 位表示每个单元存储数据的宽度是 8 位。前者确定了地址线的位数是 12 位 (A0~A11)，后者确定了数据线的位数是 8 位 (O0~O7)。目前，除了串行存储器之外，一般情况下，我们使用的都是 8 位数据存储器。2732 采用单一 +5 V 供电，最大静态工作电流为 100 mA，维持电流为 35 mA，读出时间最大为 250 ns。2732 的封装形式为 DIP24，管脚如图所示。



其中，A0~A11 为地址线；O0~O7 为数据线；CE 为片选线；OE/VPP 为输出允许/编程高压。

除了 12 条地址线和 8 条数据线之外，CE 为片选线，低电平有效。

也就是说，只有当 CE 为低电平时，2732 才被选中，否则，2732 不工作。OE/VPP 为双功能管脚，当 2732 用作程序存储器时，其功能是允许读数据出来；当对 EPROM 编程（也称为固化程序）时，该管脚用于高电压输入，不同生产厂家的芯片编程电压也有所不同。当我们把它作为程序存储器使用时，不必关心其编程电压。

## (4) 扩展总线的产生。

一般的 CPU，像 INTEL 8086/8088、Z80 等，都有单独的地址总线、数据总线和控制总线，而 MCS-51 系列单片机由于受管脚的限制，数据线与地址线是复用的，为了将它们分离开来，必须在单片机外部增加地址锁存器，构成与一般 CPU 相类似的三总线结构。

## (5) 连线说明：

① 地址线。单片机扩展片外存储器时，地址是由 P0 和 P2 口提供的。图中，2732 的 12 条地址线 (A0~A11) 中，低 8 位 A0~A7 通过锁存器 74LS373 与 P0 口连接，高 4 位 A8~A11 直接与 P2 口的 P2.0~P2.3 连接，P2 口本身有锁存功能。注意，锁存器的锁存使能端 G 必须和单片机的 ALE 管脚相连。

② 数据线。2732 的 8 位数据线直接与单片机的 P0 口相连。因此，P0 口是一个分时复用的地址/数据线。

③ 控制线。CPU 执行 2732 中存放的程序指令时，取指阶段就是对 2732 进行读操作。注意，CPU 对 EPROM 只能进行读操作，不能进行写操作。CPU 对 2732 的读操作控制都是通过控制线实现

的。2732 控制线的连接有以下几条：

CE：直接接地。由于系统中只扩展了一个程序存储器芯片，因此，2732 的片选端直接接地，表示 2732 一直被选中。若同时扩展多片，需通过译码器来完成片选工作。

OE：接 8031 的读选信号端。在访问片外程序存储器时，只要端出现负脉冲，即可从 2732 中读出程序。

### (6) 扩展程序存储器地址范围的确定。

单片机扩展存储器的关键是搞清楚扩展芯片的地址范围，8031 最大可以扩展 64 KB（0000H~FFFFH）。决定存储器芯片地址范围的因素有两个：一个是片选端的连接方法，一个是存储器芯片的地址线与单片机地址线的连接。在确定地址范围时，必须保证片选端为低电平。

本例中，2732 的片选端总是接地，因此第一个条件总是满足的，另外，2732 有 12 条地址线，与 8031 的低 12 位地址相连，编码结果如下：0000H~0FFFH

8031	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
2732					A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
	×	×	×	×	0	0	0	0	0	0	0	0	0	0	0	0
	×	×	×	×	0	0	0	0	0	0	0	0	0	0	0	1
	×	×	×	×	0	0	0	0	0	0	0	0	0	0	1	0
	×	×	×	×	0	0	0	0	0	0	0	0	0	0	1	1
.....																
	×	×	×	×	1	1	1	1	1	1	1	1	1	1	1	1

### (7) EPROM 的使用。

存储器扩展电路是单片机应用系统的功能扩展部分，只有当应用系统的软件设计完成了，才能把程序通过特定的编程工具（一般称为编程器或 EPROM 固化器）固化到 2732 中，然后再将 2732 插到用户板的插座上（扩展程序存储器一定要焊插座）。

当上电复位时，PC=0000H，自动从 2732 的 0000H 单元取指令，然后开始执行指令。

如果程序需要反复调试，可以用紫外线擦除器先将 2732 中的内容擦除，然后再固化修改后的程序，进行调试。

如果要从 EPROM 中读出程序中定义的表格，需使用查表指令：

```
MOVC A,@A+DPTR
MOVC A,@A+PC
```

## 6.2 数据存储器扩展

### 6.2.1 单片机 RAM 概述

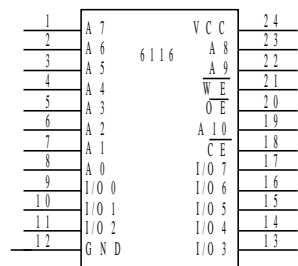
RAM 是用来存放各种数据的，MCS-51 系列 8 位单片机内部有 128 B RAM 存储器，CPU 对内部 RAM 具有丰富的操作指令。但是，当单片机用于实时数据采集或处理大批量数据时，仅靠片内提供的 RAM 是远远不够的。此时，我们可以利用单片机的扩展功能，扩展外部数据存储器。

常用的外部数据存储器有静态 RAM（Static Random Access Memory—SRAM）和动态 RAM（Dynamic Random Access Memory—DRAM）两种。前者读/写速度快，一般都是 8 位宽度，易于扩展，且大多数与相同容量的 EPROM 引脚兼容，有利于印刷板电路设计，使用方便；缺点是集成度低，成本高，功耗大。后者集成度高，成本低，功耗相对较低；缺点是需要增加一个刷新电路，附加另外的成本。

MCS-51 单片机扩展片外数据存储器的地址线也是由 P0 口和 P2 口提供的，因此最大寻址范围为 64 KB（0000H~FFFFH）。

一般情况下，SRAM 用于仅需要小于 64 KB 数据存储器的小系统，DRAM 经常用于需要大于 64 KB 的大系统。

### 6.2.2 SRAM 扩展实例



### 1. 应用系统中只扩展一片 RAM

例 在一单片机应用系统中扩展 2 KB 静态 RAM。

#### (1) 芯片选择。

单片机扩展数据存储器常用的静态 RAM 芯片有 6116 (2K×8 位)、6264 (8K×8 位)、62256 (32K×8 位) 等。

根据题目容量的要求，我们选用 SRAM 6116。它是一种采用 CMOS 工艺制成的 SRAM，采用单一 +5 V 供电，输入/输出电平均与 TTL 兼容，具有低功耗操作方式。当 CPU 没有选中该芯片时 (CE = 1)，芯片处于低功耗状态，可以减少 80% 以上的功耗。

6116 有 11 条 (A0~A10) 地址线；8 条 (I/O0~I/O7) 双向数据线；为片选线，低电平有效；为写允许线，低电平有效；为读允许线，低电平有效。6116 的操作方式如表所示。

#### (2) 硬件电路。

单片机与 6116 的硬件连接如图所示

$\overline{CE}$	$\overline{OE}$	$\overline{WE}$	方式	I/O0~I/O7
H	×	×	未选中	高阻
L	L	H	读	O0~O7
L	H	L	写	I0~I7
L	L	L	写	I0~I7

#### (3) 连线说明。

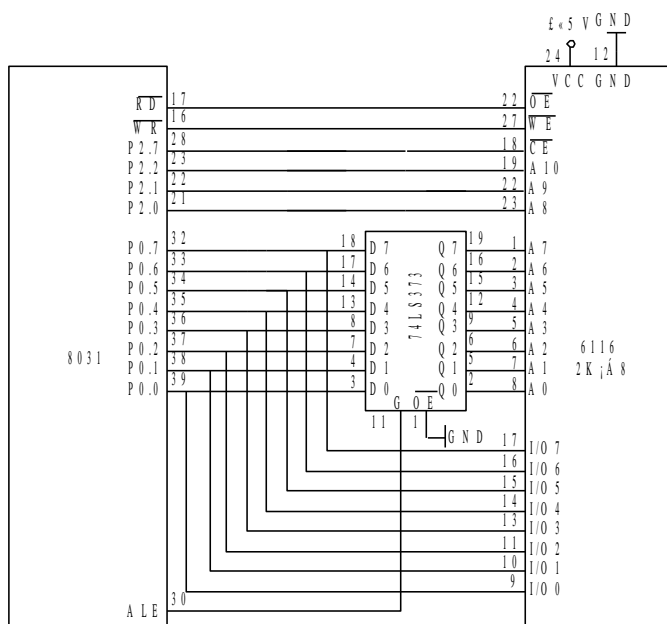
6116 与单片机的连线如下：

地址线：A0~A10 连接单片机地址总线的 A0~A10，即 P0.0~P0.7、P2.0、P2.1、P2.2 共 11 根。

数据线：I/O0~I/O7 连接单片机的数据线，即 P0.0~P0.7。

控制线：CE 片选端连接单片机的 P2.7，即单片机地址总线的最高位 A15；OE 读允许线连接单片机的读数据存储器控制线 RD；写允许线 WE 连接单片机的写数据存储器控制线 WE。

#### (4) 片外 RAM 地址范围的确定及使用。



按照图的连线，片选端直接与某一地址线 P2.7 相连，这种扩展方法称为线选法。显然，只有 P2.7=0，才能够选中该片 6116，故其地址范围确定如下：

8031	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
6116						A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
	0	×	×	×	×	0	0	0	0	0	0	0	0	0	0	0
	0	×	×	×	×	0	0	0	0	0	0	0	0	0	0	1
	0	×	×	×	×	0	0	0	0	0	0	0	0	0	1	0
	0	×	×	×	×	0	0	0	0	0	0	0	0	0	1	1
.....																
0	×	×	×	×	1	1	1	1	1	1	1	1	1	1	1	1

其中，“×”表示跟 6116 无关的管脚，取 0 或 1 都可以。

如果与 6116 无关的管脚取 0，那么，6116 的地址范围是 0000H~07FFH；如果与 6116 无关的管脚取 1，那么，6116 的地址范围是 7800H~7FFFH。

单片机对 RAM 的读写除了可以使用在实训 6 中出现的指令：

MOVX @DPTR,A ; 64 KB 内写入数据

MOVX A,@DPTR ; 64 KB 内读取数据

外，还可以使用以下对低 256 B 的读写指令：

MOVX @Ri,A ; 低 256 B 内写入数据

MOVX A,@Ri ; 低 256 B 内读取数据

## 2. 同时扩展外部 RAM 与外部 I/O

我们知道外部 RAM 与外部 I/O 口采用相同的读/写指令，二者是统一编址的，因此当同时扩展二者时，就必须考虑地址的合理分配。通常采用译码法来实现地址的分配。下面是一个这样的例题。

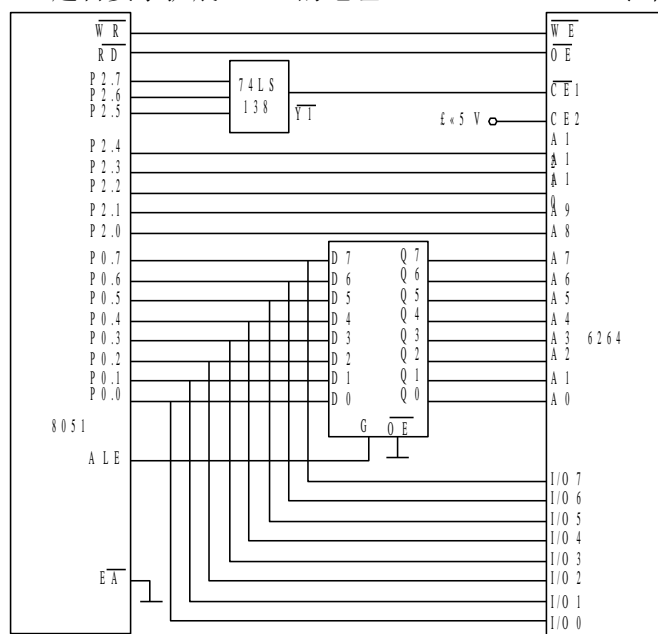
例 扩展 8 KB RAM，地址范围是 2000H~3FFFH，并且具有惟一性；其余地址均作为外部 I/O 扩展地址。

### (1) 芯片选择。

① 静态 RAM 芯片 6264。6264 是 8K×8 位的静态 RAM，它采用 CMOS 工艺制造，单一 +5 V 供电，额定功耗 200 mW，典型读取时间 200 ns，封装形式为 DIP28，管脚如图 6.13 所示。其中，A0~A12 为 13 条地址线；I/O0~I/O7 为 8 条数据线，双向；为片选线 1，低电平有效；CE2 为片选线 2，高电平有效；为读允许信号线，低电平有效；为写信号线，低电平有效。

1	VCC	2.8	
2	A12	2.7	
3	A7	CE2	2.6
4	A6	A8	2.5
5	A5	A9	2.4
6	A4	A11	2.3
7	A3	OE	2.2
8	A2	A10	2.1
9	A1	CE1	2.0
10	A0	I/O7	1.9
11	I/O0	I/O6	1.8
12	I/O1	I/O5	1.7
13	I/O2	I/O4	1.6
14	GND	I/O3	1.5

② 3-8 译码器 74LS138。题目要求扩展 RAM 的地址（2000H~3FFFH）范围是惟一的，其余地



址用于外部 I/O 接口（关于 I/O 口的扩展，会在 6.3 和 6.4 节介绍）。由于外部 I/O 占用外部 RAM 的地址范围，操作指令都是 MOVX 指令，因此，I/O 和 RAM 同时扩展时必须进行存储器空间的合理分配。这里采用全译码方式，6264 的存储容量是 8K×8 位，占用了单片机的 13 条地址线 A0~A12，剩余的 3 条地址线 A13~A15 通过 74LS138 来进行全译码。

## (2) 硬件连线。

用单片机扩展 8 KB SRAM 的硬件连线图如图所示。

单片机的高三位地址线 A13、A14、A15 用来进行 3-8 译码，译码输出的接 6264 的片选线；剩余的译码输出用于选通其它的 I/O 扩展接口；

6264 的片选线 CE2 直接接+5 V 高电平；

6264 的输出允许信号接单片机的，写允许信号接单片机的。

## (3) 6264 的地址范围。

根据片选线及地址线的连接，6264 的地址范围确定如下：

8031	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
6264				A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0
	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	1
	0	0	1	0	0	0	0	0	0	0	0	0	0	0	1	0
	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1

因此，6264 的地址范围为 2000H~3FFFH。